

## 12. Design Rules Check

Die Entflechtung stellt das Design der Platine her. Ein/e gute/r Designer/in gibt sich selbst Regeln vor, bevor er/sie mit den Routen beginnt.

In Eagle gibt es einen akzeptablen Satz von Standard-Regeln (Default), nach denen eine Platine geprüft werden kann.

Design Rules sollen Fehler im Layout vermeiden, insbesondere dass:

- Zu geringe Abstände zwischen Signalen bestehen (→ Leiterbahnen)
- Es zu dünne oder zu breite Kupferbahnen oder Flächen gibt
- Es ineffiziente oder unübersichtliche Leiterbahnverbindungen gibt
- Es sinnlose Leiterbahnen gibt
- Es zu geringe Abstände von Signalen zum Rand (oder zu Sperrflächen) gibt

Konkrete Design-Rules:

Auf dem Raster bleiben → 2 Arten von Raster müssen unterschieden werden

- Bauteile / Pad – Raster → zum Platzieren
- Leiterbahnen – Raster → zum Routen

Das Rastermaß beim Routen kann um einen Faktor n feiner sein als das Platzierungsraster (n = 2,3,4 → nur solange, wie Leiterbahnen noch weit genug voneinander entfernt sind)

Eagles DRC bemerkt Abstandsfehler:

- Pad zu Pad
- Pad zu Leiterbahn
- Leiterbahn zu Leiterbahn

Weitere Abstandsfehler:

- Leiterbahn zu Rand
- Pad zu Rand
- ➔ Vorsicht!! Eagle erkennt die Abstandsfehler zum Rand nicht

Größenfehler:

Maximale und minimale Größe von: Pads, Leiterbahnbreite, Vias

Antennen: Leiterbahnreste oder Sackgassen ohne Anschluss

Inseln: Leiterbahnen ganz ohne Anschluss

Loops: Leiterbahnschleifen, außer bei Masse (GND)

DRC-Lauf:

- Platine ist fertig geroutet → Eagle Befehl: ratsnest
- Alle Design Rule Parameter sind gesetzt
- DRC starten
- Alle gemeldeten Fehler und Warnungen betrachten und bearbeiten
- Entsprechend der Fehler „rip up“ und neu verlegen oder platzieren
- ➔ Rip up and retry Grundprinzip:  
Die Leiterbahnen in einer anderen Reihenfolge testen und verlegen.